

JP Patent First Publication No. 2002-333933

**TITLE: ELECTRONIC EQUIPMENT WITH POWER SOURCE PART BUILT IN,
PROGRAM AND POWER SOURCE CONTROL METHOD**

Abstract:

PROBLEM TO BE SOLVED: To realize an electronic equipment with a power source part built-in whose memory configuration is inexpensive, to reduce the power consumption in a stand-by state, and to shorten the processing time related with restoration after power source disconnection by an APO.

SOLUTION: A CPU 2 performs first resume processing while continuing power supply from a battery 20 to a DRAM 8. Also, the CPU 2 saves information stored in the DRAM 8 to an NAND type flash memory 6, and performs second resume processing to disconnect the power supply to the DRAM 8.

(10) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-333933
(P2002-333933A)

(23) 公開日 平成14年11月22日 (2002.11.22)

(51) IntCl ¹	識別記号	F I	ナット (参考)
G 0 6 F 1/20	8 4 0	G 0 6 F 12/18	8 4 0 Q 5 B 0 1 1
12/18		1/00	8 4 1 M 5 B 0 1 8

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21) 出願番号 特願2001-138704 (P2001-138704)

(22) 出願日 平成13年5月9日 (2001.5.9)

(71) 出願人 000001443

カシオ計算機株式会社

東京都港区本町1丁目5番2号

(72) 発明者 宮崎 博男

東京都港区本町1丁目2番1号 カシオ

計算機株式会社 技術センター内

(74) 代理人 100000089

弁護士 荒船 博司 (外1名)

Fターム (参考) G 0 1 1 D 0 5 D 0 5 M 0 7

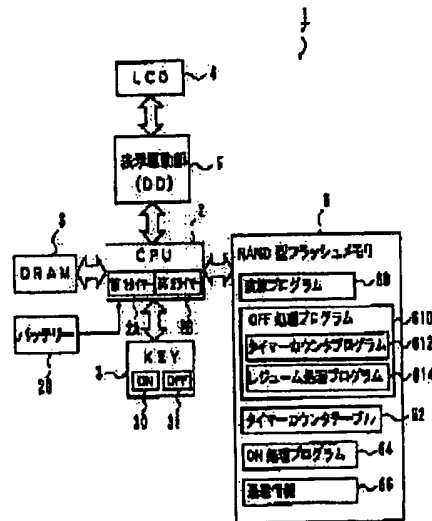
G 0 1 5 Q 0 4 K 0 5 K 0 5 Q 0 5

(34) 【発明の名称】 電源部内蔵型電子機器、プログラムおよび電源制御方法

(37) 【要約】

【課題】 本発明の課題は、コストの低いメモリ構成とした電源部内蔵型電子機器を実現するとともに、待機中の消費電力を抑え、且つ APO による電源切断後の復帰に係る処理時間を短くすることである。

【解決手段】 CPU 2 は、DRAM 8 へのバッテリー 20 からの電源供給を継続しつつ第 1 レジューム処理を行う。また、CPU 2 は、DRAM 8 に記憶された情報を NAND 型フラッシュメモリ 5 に送達するとともに DRAM 8 への電源供給を切断する第 2 レジューム処理を行う。



(19)日本特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号
特開2002-333933
(P2002-333933A)

(43)公開日 平成14年11月22日(2002.11.22)

(51)Int.Cl. ⁷	識別記号	FI	テーマコード*(参考)
G 0 6 F 1/30		C 0 6 F 12/16	3 4 0 Q 5 B 0 1 1
12/16	3 4 0	1/00	3 4 1 M 5 B 0 1 8

審査請求 未請求 請求項の数6 O L (全 8 頁)

(21)出願番号 特願2001-138704(P2001-138704)

(22)出願日 平成13年5月9日(2001.5.9)

(71)出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(72)発明者 吉澤 博明

東京都羽村市栄町3丁目2番1号 カシオ

計算機株式会社羽村技術センター内

(74)代理人 100090033

弁理士 荒船 博司 (外1名)

Fターム(参考) 5B011 DA06 EA05 MB07

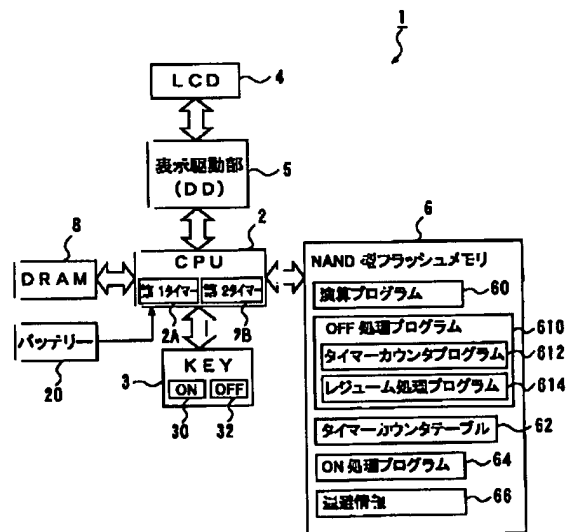
5B018 GA04 KA03 NA02 QA05

(54)【発明の名称】 電源部内蔵型電子機器、プログラムおよび電源制御方法

(57)【要約】

【課題】 本発明の課題は、コストの低いメモリ構成とした電源部内蔵型電子機器を実現するとともに、待機中の消費電力を抑え、且つAPOによる電源切断後の復帰に係る処理時間を短くすることである。

【解決手段】 CPU 2は、DRAM 8へのバッテリー 20からの電源供給を継続しつつ第1レジューム処理を行う。また、CPU 2は、DRAM 8に記憶された情報をNAND型フラッシュメモリ 6に退避するとともにDRAM 8への電源供給を切断する第2レジューム処理を行う。



【特許請求の範囲】

【請求項1】電源部、揮発性メモリおよび不揮発性メモリを有する電源部内蔵型電子機器において、前記電源部から前記揮発性メモリへの電源供給を継続しつつ第1レジューム処理を行う第1のレジューム処理手段と、前記揮発性メモリに記憶された情報を前記不揮発性メモリに退避した後に、前記電源部から前記揮発性メモリへの電源供給を切断するための第2レジューム処理を行う第2のレジューム処理手段と、を備えることを特徴とする電源部内蔵型電子機器。

【請求項2】請求項1記載の電源部内蔵型電子機器において、

所定の操作入力により手動電源断を受け付ける手動電源断受付手段、を更に備え、前記第2のレジューム処理手段は、所定時間経過後或いは前記手動電源断受付手段による手動電源断の受付後、前記第2レジューム処理を行うことを特徴とする電源部内蔵型電子機器。

【請求項3】請求項1または2記載の電源部内蔵型電子機器において、前記揮発性メモリはDRAMであることを特徴とする電源部内蔵型電子機器。

【請求項4】請求項1から3のいずれか記載の電源部内蔵型電子機器において、前記不揮発性メモリはNAND型フラッシュメモリであることを特徴とする電源部内蔵型電子機器。

【請求項5】電源部、揮発性メモリおよび不揮発性メモリを有する電源部内蔵型電子機器に、前記電源部から前記揮発性メモリへの電源供給を継続しつつ第1レジューム処理を行わせるための第1のレジューム処理機能と、前記揮発性メモリに記憶された情報を前記不揮発性メモリに退避した後に、前記電源部から前記揮発性メモリへの電源供給を切断するための第2レジューム処理を行わせるための第2のレジューム処理機能と、を実現させるためのプログラム。

【請求項6】電源部、揮発性メモリおよび不揮発性メモリを有する電源部内蔵型電子機器に用いられる電源制御方法において、前記電源部から前記揮発性メモリへの電源供給を継続しつつ第1レジューム処理を行わせるための第1のレジューム処理ステップと、前記揮発性メモリに記憶された情報を前記不揮発性メモリに退避した後に、前記電源部から前記揮発性メモリへの電源供給を切断するための第2レジューム処理を行わせるための第2のレジューム処理ステップと、を備えていることを特徴とする電源制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電源部内蔵型電子機器、プログラムおよび電源制御方法に関し、特に、電源部内蔵型電子機器の電源を制御する技術に関する。

【0002】

【従来の技術】電源部内蔵型電子機器においては、乾電池、充電池等を含む電源部であるバッテリーの寿命を長くするため、待機中の消費電力を小さくすることが望まれており、例えば、電卓には電源の切り忘れによるバッテリーの消耗を防ぐため、一定時間使用されない場合に、自動的に電源を切断するAPO (Auto Power Off) と呼ばれる機能が備えられているのが一般的である。

【0003】また電卓には用途に応じて様々な種類があるが、関数電卓やグラフ電卓等は、学校の定期試験や資格試験等に持ち込まれて使用されることがある。その際にも、APOによって電源が切断され得るが、その用途の性質上、再度電源を投入した際の復帰に係る処理時間が短時間である必要がある。

【0004】また、関数電卓やグラフ電卓等の高機能な電卓には、複雑な計算を簡単に実行するためのアドインソフトを組み込めるものがある。このような電卓は、アドインソフトの組み込み用に、予めメモリ容量を大きく備えていることが望まれるが、電卓の価格との関係上、予め内蔵しておくメモリ容量が低く抑えられる場合もある。その場合には別途メモリを追加する必要があるが、メモリの種類によっては比較的高価になってしまう。

【0005】図6は、このような従来のグラフ電卓100の機能ブロックの一例を示した図である。グラフ電卓100は、CPU (Central Processing Unit) 102と、KEY3と、LCD (Liquid Crystal Display) 4と、表示駆動部 (DD: Display Driver) 5と、マスクROM106 (或いは、NOR型フラッシュメモリ107) と、SRAM (Static Random Access Memory) 108とによって構成される。また、これら各部はバッテリー20から電源が供給される。

【0006】同図に示すように、従来の電卓における、RAMとROMのメモリ構成は、SRAM108とマスクROM106との組み合わせ、或いは、SRAM108とNOR型フラッシュメモリ107との組み合わせが一般的である。

【0007】しかしながら、SRAMは、メモリ保持時の消費電流は少ないが、構造が複雑であるため1bit当たりのコストが高く、RAM容量の増加に伴ってコストが大きく上昇する。また、マスクROMは、データが予めIC回路として構築されるため、データの内容を変更することができず、アドインソフトを組み込むことが物理的に不可能である。また、NOR型フラッシュメモリは、比較的高価であるため、メモリ追加に伴うコスト上昇が大きい。従来の電卓においては、こういった問題があった。

【0008】なお、上記の問題点は、電卓に限ったものではなく、電子辞書やPDA、ノートパソコンといった他の電源部内蔵型電子機器にも共通する問題である。

【0009】

【発明が解決しようとする課題】本発明の課題は、コストの低いメモリ構成とした電源部内蔵型電子機器を実現するとともに、待機中の消費電力を抑え、且つAPOによる電源切断後の復帰に係る処理時間を短くすることである。

【0010】

【課題を解決するための手段】上記の課題を解決するため、請求項1記載の発明は、電源部（例えば、図2のバッテリー20）、揮発性メモリ（例えば、図2のDRAM8）および不揮発性メモリ（例えば、図2のNAND型フラッシュメモリ6）を有する電源部内蔵型電子機器（例えば、図2のグラフ電卓1）において、前記電源部から前記揮発性メモリへの電源供給を継続しつつ第1レジューム処理を行う第1のレジューム処理手段（例えば、図2のCPU2；図4のステップS7～S8）と、前記揮発性メモリに記憶された情報を前記不揮発性メモリに退避した後に、前記電源部から前記揮発性メモリへの電源供給を切断するための第2レジューム処理を行う第2のレジューム処理手段（例えば、図2のCPU2；図4のステップS13～S18）と、を備えることを特徴とする。

【0011】また、請求項5記載の発明は、電源部（例えば、図2のバッテリー20）、揮発性メモリ（例えば、図2のDRAM8）および不揮発性メモリ（例えば、図2のNAND型フラッシュメモリ6）を有する電源部内蔵型電子機器（例えば、図2のグラフ電卓1）に、前記電源部から前記揮発性メモリへの電源供給を継続しつつ第1レジューム処理を行わせるための第1のレジューム処理機能（例えば、図4のステップS7～S8）と、前記揮発性メモリに記憶された情報を前記不揮発性メモリに退避した後に、前記電源部から前記揮発性メモリへの電源供給を切断するための第2レジューム処理を行わせるための第2のレジューム処理機能（例えば、図4のステップS13～S18）と、を実現させるためのプログラムである。

【0012】また、請求項6記載の発明は、電源部（例えば、図2のバッテリー20）、揮発性メモリ（例えば、図2のDRAM8）および不揮発性メモリ（例えば、図2のNAND型フラッシュメモリ6）を有する電源部内蔵型電子機器（例えば、図2のグラフ電卓1）に用いられる電源制御方法において、前記電源部から前記揮発性メモリへの電源供給を継続しつつ第1レジューム処理を行わせるための第1のレジューム処理ステップ（例えば、図4のステップS7～S8）と、前記揮発性メモリに記憶された情報を前記不揮発性メモリに退避した後に、前記電源部から前記揮発性メモリへの電源供

給を切断するための第2レジューム処理を行わせるための第2のレジューム処理ステップ（例えば、図4のステップS13～S18）と、を備えていることを特徴とする。

【0013】請求項1、5または6記載の発明によれば、第1のレジューム処理手段が（または、第1のレジューム処理機能、若しくは、第1のレジューム処理ステップにおいて）、第1レジューム処理を行うが、揮発性メモリへの電源供給が継続される。このため、何れの揮発性メモリを使用した場合にあって、この第1レジューム処理においてはデータ保持を継続することができ、第1レジューム処理としては、例えば、表示装置の電源をOFFしたり、CPUの動作モードを省電力モードに移行する、といった処理がある。また、第1レジューム処理においては、揮発性メモリへの電源供給がなされているため、電源ON復帰時の処理時間を短くすることができる。

【0014】また、第2のレジューム処理手段が、揮発性メモリに記憶された情報を不揮発性メモリに退避した上、揮発性メモリへの電源供給を切断する。このため、第2のレジューム処理手段による第2レジューム処理の実行により、揮発性メモリのデータ保持に要する電力を抑えることができる。

【0015】またこの場合、請求項2記載の発明のように、請求項1記載の電源部内蔵型電子機器に、所定の操作入力により手動電源断を受け付ける手動電源断受付手段（例えば、図1の電源OFFキー32）、を更に備えさせ、前記第2のレジューム処理手段が、所定時間経過後或いは前記手動電源断受付手段による手動電源断の受付後、前記第2レジューム処理を行うように構成してもよい。

【0016】この請求項2記載の発明によれば、第2のレジューム処理手段が、所定時間経過後或いは手動電源断受付手段による手動電源断の受付後に、第2レジューム処理を行う。このため、電源の切り忘れによるバッテリーの消耗を防ぐことができるとともに、同機能をユーザによる手動電源断によっても実現することができる。

【0017】また、本発明によれば、揮発性メモリの種類を問わず、何れの揮発性メモリであっても実現できる構成とすることができるが、より具体的に、請求項3記載の発明のように、揮発性メモリをDRAMにより構成してもよい。また同様に、請求項4記載の発明のように、不揮発性メモリをNAND型フラッシュメモリにより構成してもよい。

【0018】請求項3および4記載の発明によれば、記憶容量当たりのコストが安価なDRAMや、NAND型フラッシュメモリにより電源部内蔵型電子機器を実現することができ、電源部内蔵型電子機器全体のコストを低く抑えることができる。また、電源部内蔵型電子機器に予め搭載するメモリ容量の大容量化や、別途追加する際

のメモリコストを低くすることができる。

【0019】

【発明の実施の形態】以下、図を参照して、本発明の実施の形態を説明する。本実施の形態において、本発明をグラフ電卓に適用した場合について説明するが、本発明の適用可能なものは、これに限られるものではない。なお、従来の技術において説明した部分と同一の部分については同一符号を付して説明する。

【0020】図1は、グラフ電卓1の外観図である。グラフ電卓1の操作面は、主にKEY3と、LCD4とから構成される。また、KEY3には、手動で電源をON/OFFするための電源ONキー30および電源OFFキー32と、関数演算の実行やグラフ描画演算の実行等を指示入力するための特殊キー34と、数値や四則演算等を入力するための計算キー36とがある。

【0021】図2は、グラフ電卓1の機能ブロック図である。グラフ電卓1は主として、CPU2と、KEY3と、LCD4と、表示駆動部(DD)5と、NAND型フラッシュメモリ6と、DRAM(Dynamic Random Access Memory)8とによって構成される。また、これら各部には乾電池、充電池等を含む電源部であるバッテリー20から電源が供給される。なお、図2において、バッテリー20からの電源供給の流れを示す矢印は、CPU2に対してのみ示している。

【0022】CPU2は、KEY3から入力される指示信号に従って、NAND型フラッシュメモリ6から演算プログラム60を読み出し、電卓の主機能である演算処理を実行する機能部である。また、CPU2は、演算プログラム60や、演算処理に伴う演算結果等を一時的にDRAM8内に記憶させるとともに、演算結果を映像信号として表示駆動部(DD)5に出力して、LCD4に表示させる。

【0023】また、CPU2は、バッテリー20の電源を制御するためのOFF処理(図4参照)およびON処理(図5参照)を、NAND型フラッシュメモリ6内に記憶されたOFF処理プログラム610およびON処理プログラム64を読み出して実行する。OFF処理においては、特に本発明に係る主要な処理である、第1レジューム処理および第2レジューム処理を、OFF処理プログラム610のサブルーチンであるレジューム処理プログラム614に従って実行する。

【0024】また、OFF処理において、CPU2は、第1レジューム処理および第2レジューム処理の実行開始を判断するための第1タイマー2Aおよび第2タイマー2Bの初期値設定(具体的には、後述するステップS2およびステップS9)およびタイマーカウンタのデクリメント処理(具体的には、後述するステップS3およびステップS10)を、タイマーカウンタプログラム612に従って実行する。

【0025】なお、CPU2が実行する、第1レジュー

ム処理、第2レジューム処理、およびタイマーに係る処理を含むOFF処理と、ON処理とについては詳細に後述する。

【0026】また、CPU2の動作モードには、演算処理等の実行が可能な、通常の電力を消費する通常モードと、電力消費を抑えた省電力モードの2つのモードがある。省電力モードは、OFF処理により移行されるモードであり、演算処理以外の、タイマーに係る処理等のみを実行するためのモードである。また、ON処理によって、省電力モードから通常モードへ移行される。

【0027】KEY3は、電源ONキー30と、電源OFFキー32と、特殊キー34と、計算キー36とを有する、操作ボタン等によって構成され、ユーザによる各操作ボタンの押下を指示信号としてCPU2に出力する。

【0028】LCD4は、液晶パネルを有するカラー液晶表示装置から構成されており、CPU2による演算結果が表示される。また、表示駆動部(DD)5は、CPU2から入力される映像信号に基づいて、LCD4による画像表示を行うためにLCD4を駆動するディスプレイ駆動部である。

【0029】また、表示駆動部(DD)5への電源供給は、CPU2により実行されるOFF処理中の第2レジューム処理において切断され(具体的には、後述するステップS7)、表示駆動部(DD)5への電源供給断に伴ってLCD4への電源供給も切断され、LCD4の表示がOFFになる。一方、ON処理において、CPU2が、表示駆動部(DD)5への電源供給を開始する(具体的には、後述するステップS25)ことによって、表示駆動部(DD)5によって駆動されるLCD4への電源供給も開始され、LCD4の表示がONになる。

【0030】DRAM8は、従来のグラフ電卓100におけるSRAM108の機能を担うものであり、CPU2の作業領域等として用いられ、演算プログラム60やOFF処理プログラム610、ON処理プログラム64、第1タイマー2Aおよび第2タイマー2Bのカウント値、CPU2による演算結果等が一時的に格納される。

【0031】NAND型フラッシュメモリ6は、従来のグラフ電卓100におけるマスクROM106或いはNOR型フラッシュメモリ107の機能を担うものであり、四則演算・関数演算・グラフ描画演算等の電卓としての主機能である演算処理を実行するための演算プログラム60の他、本発明を実現するための、OFF処理プログラム610、ON処理プログラム64、タイマーカウンタテーブル62、および退避情報66が記憶される。

【0032】OFF処理プログラム610には、サブルーチンとしてのタイマーカウンタプログラム612およびレジューム処理プログラム614が含まれる。

【0033】タイマーカウンタテーブル62は、図3に示すように、タイマーに設定される初期値を記憶したデータテーブルである。同図において、第1タイマー2Aに設定される初期値は“180”であり、第2タイマー2Bに設定される初期値は“600”である。なお、同図の数値単位は秒である。

【0034】退避情報66とは、第2レジューム処理によるDRAM8への電源供給を切断する（具体的には、後述するステップS18）ことによって失われる情報、即ちCPU2がDRAM8に一時的に記憶した演算結果等が記憶される。具体的には、計算モード（通常の計算モード、複素数の計算モード、標準偏差の計算モード、回帰の計算モード、n進数の計算モード等）や、角度単位モード（度モード、ラジアンモード、グラードモード等）、表示モード（標準表示モード、小数点以下桁数固定モード、有効桁数指定モード、指数表示範囲指定モード等）、KEY3から入力された計算式、CPU2による演算結果、といった情報である。

【0035】また、退避情報66は、ON処理によってDRAM8への電源供給が再開される（具体的には、後述するステップS22）際、DRAM8上に展開される（具体的には、後述するステップS23）。このことにより、DRAM8への電源供給断の前の状態に復帰される。

【0036】次に、動作を説明する。図4は、OFF処理プログラム610に従ってCPU2が実行するOFF処理のフローチャートである。

【0037】図4において、まず、CPU2は、KEY3から指示信号が入力されているか否か、即ちキー入力となされているか否かを判断し（ステップS1）、キー入力となされている場合であっても電源OFFキー32による手動電源OFFでないかと判断した場合（ステップS5；No）には、待機状態となる。そして「キー入力が行われていない」と判断した場合には、CPU2は、タイマーカウンタテーブル62から、第1タイマー2Aのカウント初期値を読み出して、第1タイマー2Aの初期値を設定する（ステップS2）。

【0038】次いで、CPU2は、1秒間のウェイトの後、第1タイマー2Aのカウントを1減らし（ステップS3）、KEY3から指示信号が入力されるか否かを判断する（ステップS4）。KEY3から指示信号の入力がなされた、即ち、キー操作が行われていると判断した場合であっても、電源OFFキー32による手動電源OFFでない場合（ステップS5；Yes）には、CPU2は、処理をステップS1へ移行して、ステップS1～S5の処理を繰り返し実行する。

【0039】一方、ステップS5において、手動電源OFFキー32が押下された旨の指示信号が入力された場合には、CPU2は、処理をステップS13へ移行する。

【0040】ステップS4において「キー入力が行われていない」と判断した場合には、CPU2は、第1タイマー2Aのカウントが0であるかどうかを判断し（ステップS6）、0となるまでステップS3～S6の処理を繰り返し実行する。

【0041】ステップS6において「タイマーカウンタが0である」と判断した場合、CPU2は、OFF処理のサブルーチンである第1レジューム処理を実行する（ステップS7～S8）。即ち、CPU2は、表示駆動部（DD）5への電源供給を切断する（ステップS7）。表示駆動部（DD）5への電源供給を切断することによって、表示駆動部（DD）5によって駆動されるLCD4への電源供給も切断され、LCD4の表示がOFFになる。次いで、CPU2は、通常モードから省電力モードへ移行する（ステップS8）。

【0042】この第1レジューム処理が実行された状態では、LCD4および表示駆動部（DD）5への電源供給が切断され、CPU2が省電力モードであるので、消費電力を抑えることができ、バッテリー20の消耗を防ぐことができる。また、この状態では、DRAM8への電源供給が継続されており、入力済みの計算式や演算結果等の情報はDRAM8に格納・保持されている。このため、CPU2を通常モードから省電力モードへ移行し、表示駆動部（DD）5への電源供給を開始するだけで、即時に第1レジューム処理実行前の状態に復帰することができる。

【0043】従来用いられていたNOR型フラッシュメモリ107を、本実施の形態においては、NAND型フラッシュメモリ6とした。確かに、NAND型フラッシュメモリは、NOR型フラッシュメモリより安価ではあるが、バイト単位での書き込みができないため、電源ON復帰時の処理時間が懸念され得る。しかし、第1レジューム処理が実行された状態では、DRAM8へ電源が供給されており、入力済みの計算式や演算結果等の情報はDRAM8に格納・保持されているため、電源ON復帰時の処理時間を高速化でき、上記懸念を排除することができる。

【0044】第1レジューム処理の後、CPU2は、タイマーカウンタテーブル62から、第2タイマー2Bのカウント初期値を参照して、第2タイマー2Bの初期値を設定する（ステップS9）。

【0045】そして、1秒間のウェイトの後、CPU2は、第2タイマー2Bのカウントを1減らし（ステップS10）、電源OFFキー32が押下されたかどうかを判断する（ステップS11）。押下されていないと判断した場合には、CPU2は、第2タイマー2Bのカウントが0であるかどうかを判断し（ステップS12）、タイマーカウンタが0となるまでステップS10～S12の処理を繰り返し実行する。

【0046】ステップS5又はS11において電源OFF

Fキー32が押下されたと判断した場合、或いは、ステップS12において「タイマーカウンタが0でない」と判断した場合、CPU2は、OFF処理のサブルーチンである第2レジューム処理を実行する（ステップS13～S18）。

【0047】即ち、CPU2は、表示駆動部（DD）5への電源供給が行われているかどうかを判断し（ステップS13）、電源供給がなされていると判断した場合には、表示駆動部（DD）5への電源供給を切断する（ステップS14）。

【0048】次いで、CPU2が省電力モードであるか否かを判断し（ステップS15）、省電力モードでないと判断した場合には、動作モードを省電力モードへ移行する（ステップS16）。

【0049】そして、DRAM8に格納・保持されている情報を退避情報66として、NAND型フラッシュメモリ6に記憶した後（ステップS17）、DRAM8への電源供給を切断する（ステップS18）。このステップS13～S18までの処理が第2レジューム処理である。

【0050】この第2レジューム処理が実行された状態は、LCD4および表示駆動部（DD）5への電源供給が切断され、CPU2が省電力モードであり、且つ、DRAM8への電源供給が切断されている状態であり、消費電力が最小限に抑えられており、バッテリー20の消耗を抑制することができる。

【0051】また、一定時間（具体的には、タイマーカウンタテーブル62に格納された第2タイマー2Bのカウント初期値）使用されない場合に、この第2レジューム処理が実行されることにより、電源の切り忘れによるバッテリー20の消耗を防ぐことができる。また、手動により電源OFFキー32が押下された場合は、ユーザによるグラフ電卓1の使用の停止を意味する。このため、電源OFFキー32の押下により、この第2レジューム処理が実行されるため、第1レジューム処理が実行された状態よりも更に消費電力を抑えることができ、バッテリー20の消耗を防ぐことができる。

【0052】従来用いられていたSRAM108を、本実施の形態においては、DRAM8とした。確かに、DRAMは、SRAMに比べて安価ではあるが、データを保持するためにリフレッシュ動作が必要であるため、待機中の消費電力が大きくなり、バッテリーの寿命が短くなってしまうのでは、という問題が懸念される。しかし、第2レジューム処理が実行された状態では、DRAM8への電源供給が切断されるため、この問題は起き得ない。また、SRAMにおいては、データ保持のための電力が必要となるが、DRAM8内の情報は退避情報66としてNAND型フラッシュメモリ6に記憶されるため、データ保持に必要な電力はない。

【0053】次に、電源ONキー32の押下を検出する

ことにより、CPU2が実行するON処理について説明する。図5は、ON処理プログラム64に従ってCPU2が実行するON処理のフローチャートである。

【0054】まず、CPU2は、DRAM8への電源供給が行われているかどうかを判断し（ステップS21）、「DRAM8への電源供給が行われていない」と判断した場合には、DRAM8への電源供給を開始し（ステップS22）、NAND型フラッシュメモリ6に格納された退避情報66を読み出し、DRAM8に書き出す（ステップS23）。

【0055】このステップS22～S23の処理によって、第2レジューム処理が実行された後の状態から、第2レジューム処理が実行される前の状態、即ち、第1レジューム処理が実行された後の状態に復帰することができる。

【0056】ステップS23の処理の後、又は、ステップS21においてDRAM8への電源供給がなされていると判断した場合には、CPU2は、動作モードを省電力モードから通常モードへ移行し（ステップS24）、表示駆動部（DD）5への電源供給を開始する（ステップS25）。表示駆動部（DD）5への電源供給を開始することによって、表示駆動部（DD）5によって駆動されるLCD4への電源供給も開始され、LCD4の表示がONになる。

【0057】このステップS24～S25の処理によって、第1レジューム処理が実行された後の状態から、第1レジューム処理が実行される前の状態へ復帰することができる。

【0058】以上、本発明を適用したグラフ電卓1の実施の形態を説明したが、本発明が適用できるものは、上記実施の形態に限らず、趣旨を逸脱しない範囲において適宜変更が可能である。例えば、グラフ電卓でなく、他の電卓や、電子辞書、PDA、ノートパソコンといった小型の電子機器、または携帯電話、携帯ゲーム機、腕時計などのリスト型電子機器といった携帯型の電子機器にも、本発明は適用可能である。

【0059】

【発明の効果】請求項1、5または6記載の発明によれば、何れの揮発性メモリを使用した場合にあって、第1レジューム処理においてはデータ保持を継続することができる。また、第1レジューム処理においては、揮発性メモリへの電源供給がなされているため、電源ON復帰時の処理時間を短くすることができる。また、第2のレジューム処理手段による第2レジューム処理の実行により、揮発性メモリのデータ保持に要する電力を抑えることができる。

【0060】請求項2記載の発明によれば、電源の切り忘れによるバッテリーの消耗を防ぐことができるとともに、同機能をユーザによる手動電源断によっても実現することができる。

【0061】請求項3および4記載の発明によれば、記憶容量当たりのコストが安価なDRAMや、NAND型フラッシュメモリにより電源部内蔵型電子機器を実現することができ、電源部内蔵型電子機器全体のコストを低く抑えることができる。また、電源部内蔵型電子機器に予め搭載するメモリ容量の大容量化や、別途追加する際のメモリコストを低くすることができる。

【図面の簡単な説明】

【図1】グラフ電卓の外観を示した図。

【図2】グラフ電卓の機能ブロック図。

【図3】タイマーカウンタテーブルを説明するための図。

【図4】OFF処理のフローチャート。

【図5】ON処理のフローチャート。

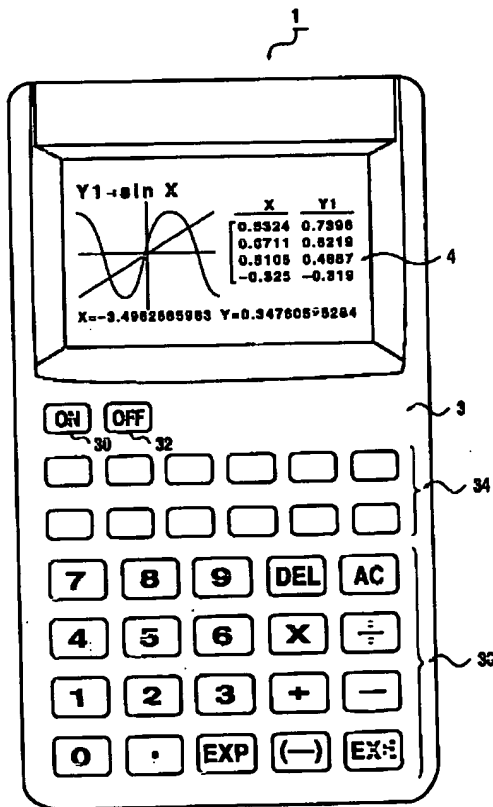
【図6】従来の電卓の機能ブロック図。

【符号の説明】

1 グラフ電卓

2 CPU
2A 第1タイマー
2B 第2タイマー
3 KEY
30 ONキー
32 OFFキー
4 LCD
5 表示駆動部(DD)
6 NAND型フラッシュメモリ
60 演算プログラム
610 OFF処理プログラム
612 タイマーカウンタプログラム
614 レジューム処理プログラム
62 タイマーカウンタテーブル
64 ON処理プログラム
66 退避情報
8 DRAM

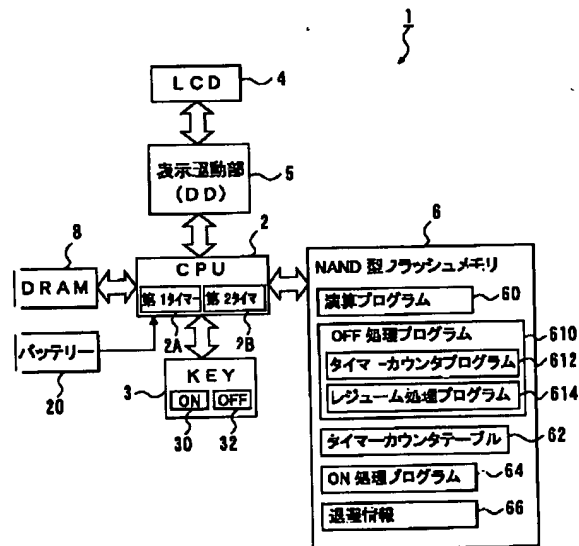
【図1】



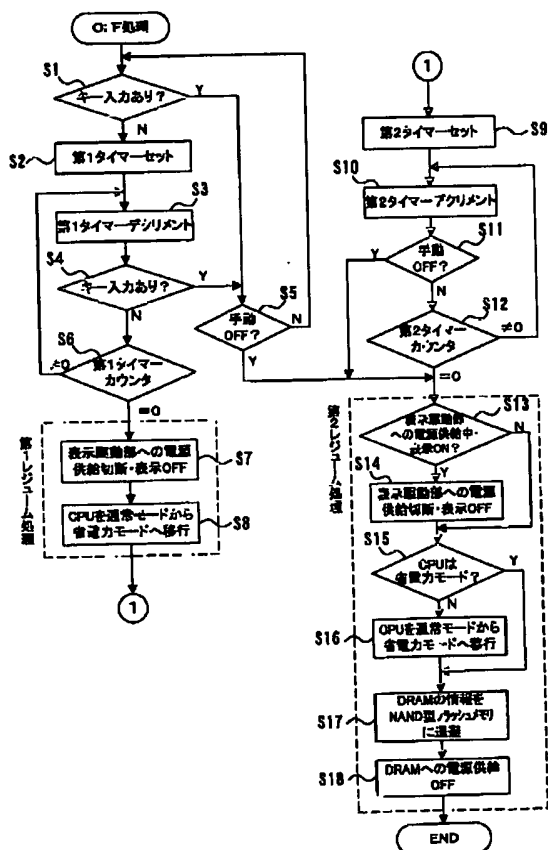
【図3】

タイマーカウンタテーブル		62
第1タイマーカウンタ初期値	第2タイマーカウンタ初期値	
180	600	

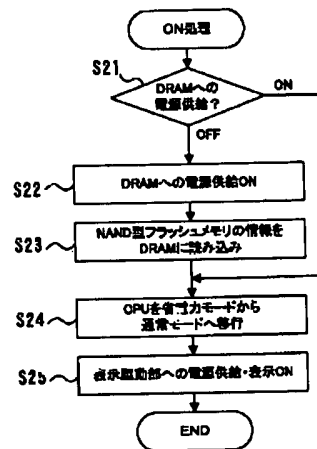
【図2】



【図4】



【図5】



【図6】

